

Несмотря на такое соединение, могут быть небольшие различия во времени переключения из-за разного времени распространения сигнала внутри одиночных модулей. Результирующую динамическую асимметрию можно минимизировать с помощью последовательного с линией нагрузки включения индуктивностей (динамическая развязка). Эти индуктивности могут составлять до нескольких мкГн, и во многих схемах можно использовать индуктивность соединительных кабелей нагрузки между выходами одиночных модулей и точкой их общего соединения (см.рис.3.71)

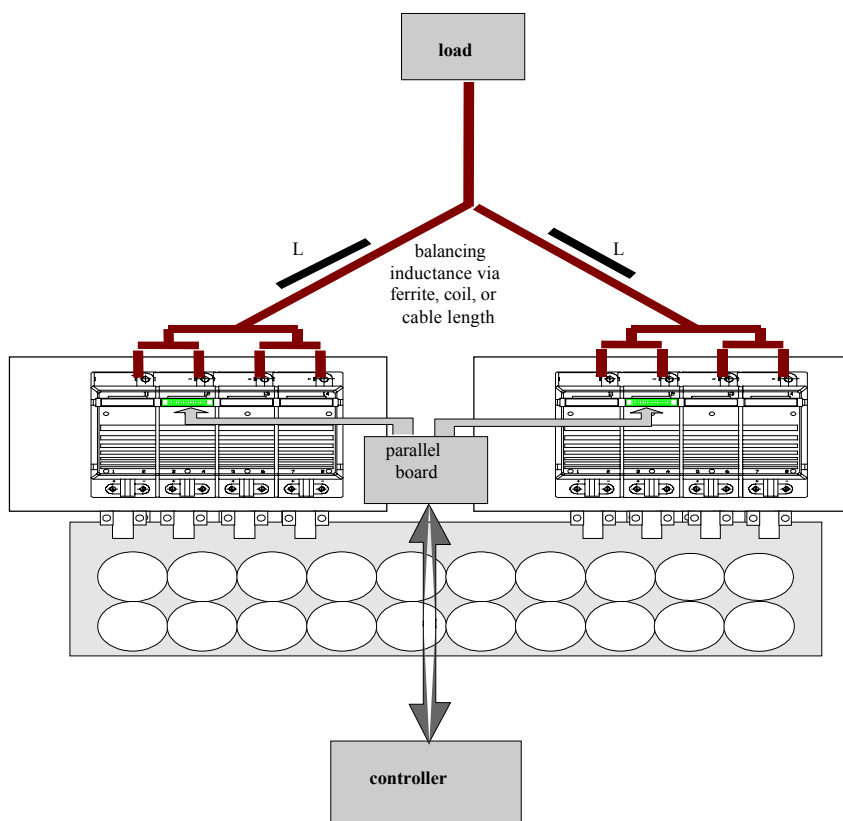


Рис.3.71 Динамическая развязка параллельных одиночных модулей при помощи индуктивностей проводов нагрузки

Что касается общего снижения номинальных значений см.п.3.7.1.2.

3.7.2 Последовательное подключение

3.7.2.1 Проблема разделения напряжения

Для повышения обратного напряжения силовых электронных ключей, IGBT и MOSFET могут быть подключены последовательно.

При последовательном включении силовых модулей, транзисторы и необходимые обратные диоды также последовательны. Так как последовательное включение быстрых диодов уже изложено в п.1.3.5.1, далее будут рассматриваться только сложности включения IGBT/MOSFET.

Максимальное использование ключа в последовательном соединении может быть получено в случае идеальной статической (напр. в закрытом состоянии) и динамической (напр. в момент коммутации) симметрии одиночных ключей.

Поэтому, оптимальные условия симметрии играют главную роль для последовательного соединения на практике.

На симметрию в основном влияют следующие факторы:

Фактор	Влияет на	
	Статическую симметрию	Динамическую симметрию
<u>IGBT/MOSFET параметры</u>		
$i_{CES} = f(v_{CE}, v_{GE}, T_j)$ или $R_{DSS} = f(v_{DS}, v_{GS}, T_j)$	x	
$v_{GE(th)}$ ИЛИ $v_{GS(th)}$		x
$t_{d(on)}$, $t_{d(off)}$, t_r , t_f (вместе с параметрами драйвера)		x
<u>Цепь драйвера</u>		
Выходной импеданс драйвера (включая последовательные сопротивления затвора)		x
Общая индуктивность (внутри модуля + снаружи модуля)		x
Индуктивность цепи драйвера, через которую проходит ток коллектора/стока		x
Время прохождения сигнала в драйвере		x

Причины статической асимметрии

В выключенном состоянии IGBT/MOSFET условия симметрии определены характеристикой запираения транзисторов, подключенных последовательно. Чем больше ток запираения транзистора или, в свою очередь, меньше сопротивление в закрытом состоянии, тем меньше напряжение на транзисторе, если он включен последовательно. Температурный коэффициент тока в закрытом состоянии для IGBT/MOSFET положительный, т.е. ток будет расти линейно с ростом температуры.

Причины динамической асимметрии

Все вышеупомянутые факторы, обуславливающие динамическую асимметрию, в результате приведут к отклонению времен переключения последовательных транзисторов. Транзистор, который выключится первым, и который включится последним, будет подвергаться большему напряжению и, следовательно, с большими потерями при коммутации. Превышение максимально допустимого напряжения транзистора должно предотвращаться способами, изложенными ниже.

3.7.2.2 Выбор модуля, схемы драйвера, конструкции

Выбор модуля и конструкции

Оптимальные условия симметрии всегда основаны на малом отклонении параметров подключенных последовательно модулей. Пожалуйста, избегайте последовательного включения модулей разных типов или разных производителей.

Схемы драйвера и силовой части должны в основном рассчитываться на минимальные паразитные индуктивности и строго симметричное расположение (см. также п.3.7.1).

Статическое симметрирование

Для получения оптимальных условий статической симметрии, нужно уменьшить влияние разных токов запирания при помощи параллельных резисторов.

Следуя указаниям в п.1.3.5.1, проходящий через параллельный резистор ток можно выбрать примерно в 3-5 раз больше, чем ток запирания транзистора.

Пример: Последовательно включены два IGBT модуля SKM400GA173D

$$V_{CES} = 1700 \text{ В}, i_{CES}(V_{CES}, T_j = 125^\circ\text{C}) = 4.5 \text{ мА}$$

В устройстве с напряжением питания 2400 В:

$$R_p = 75 \dots 125 \text{ кОм} \quad P_{Rp} = 19 \dots 11 \text{ Вт}$$

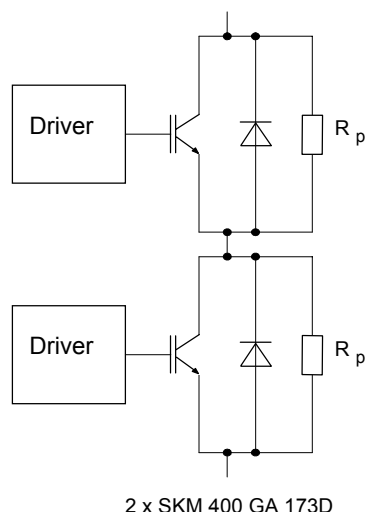


Рис.3.72 Статическое симметрирование при помощи параллельных резисторов

Динамическое симметрирование

Оптимальные условия динамической симметрии всегда основаны на малых отклонениях времени прохождения сигнала в драйвере.

Пассивные цепи снабберов

RC или RCD цепи могут очень эффективно поддерживать динамическую симметрию (см.рис.3.73). Эти цепи уменьшают, а затем балансируют скорость dv/dt при коммутации (компенсацией нелинейности емкостей перехода). Однако, требованием для большинства пассивных силовых компонентов является высокая надежность с RC или RCD цепями,

которые должны выдерживать высокие напряжения. Цепи снабберов отвечают за преобразование значительной части потерь. Другой недостаток в том, что количественная эффективность зависит от реальной рабочей точки схемы. В отличие от этого, не требуется дополнительной схемы управления, и будет достаточно использовать стандартный драйвер.

Пассивные цепи вместе с активными технологиями симметрирования могут использоваться и с худшими параметрами, что выполнено в [45], [236]. Здесь использованы RC цепи с $R = 3.3 \text{ Ом}$ и $C = 15 \text{ нФ}$ при напряжении 2.4 кВ для последовательного соединения четырех 1200 В/600 А IGBT ключей.

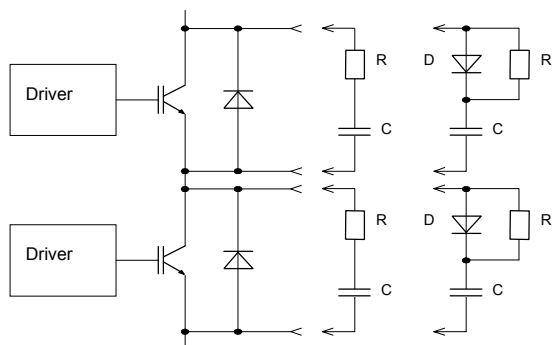


Рис.3.73 Пассивные цепи

Способы активного симметрирования

Коррекция времени коммутации

На рис.3.74 показан один из возможных способов динамического симметрирования напряжения в соответствии с принципом коррекции времени коммутации за счет задержки. Этот метод не требует никаких дополнительных силовых компонентов. И в IGBT/MOSFET не возникает больших потерь. С другой стороны, этот метод предъявляет жесткие требования к драйверу и схеме управления.

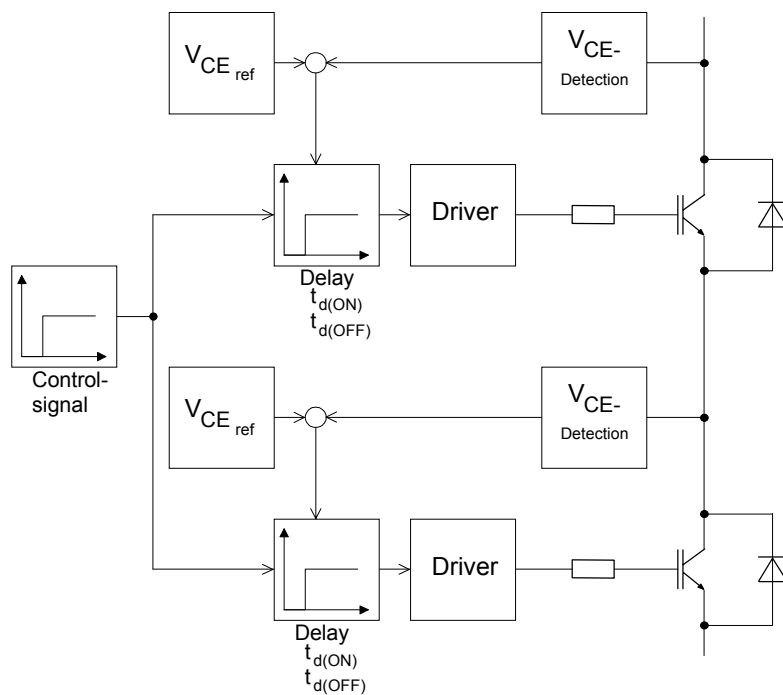


Рис.3.74 Принцип коррекции времени коммутации

Контроль dv/dt

Принцип контроля dv/dt заключается в том, что это опорное значение для скорости dv/dt одиночных модулей при коммутации, по сравнению с реальным значением драйвера; разность между этими значениями передается в выходной каскад драйвера. Поэтому может быть проблематичной точность и способность восстановления взаимосвязи или обратной связи реального значения dv/dt.

Если номинальное значение dv/dt меньше, чем «настоящее» dv/dt при жесткой коммутации, возникнут дополнительные потери в силовых транзисторах. Следовательно, конструкция драйвера должна быть более сложной, стандартные драйверы могут не подойти.

Более просто можно получить контроль di/dt с индуктивной обратной связью по скорости di/dt IGBT/MOSFET [9], [16].

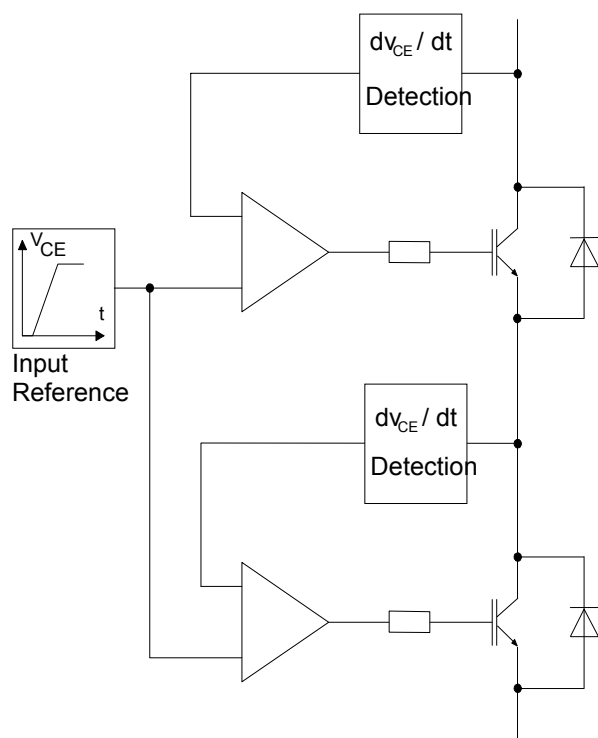


Рис.3.75 Динамическое симметрирование напряжения при помощи контроля dv/dt
Активное ограничение напряжения / активная фиксация [37], [161], [236], [261]

Процесс активного ограничения характеризуется контролем напряжения коллектор-эмиттер или сток-исток, и обратной связью на затвор через элемент Зенера (см.п.3.6.3.2, рис.3.76).

Если напряжение на транзисторе достигает максимума, возрастает напряжение на затворе так, что рабочая точка сдвигается на активный участок выходной характеристики в соответствии с пропускаемым током через коллектор/сток. Дополнительные потери в транзисторе при активном ограничении сравнительно малы. Активное ограничение не влияет на симметрию фронтов коммутации.

Этот метод работает без временных задержек, ограничение напряжения не зависит от рабочей точки инвертора. Кроме того, преимущество в том, что любой стандартный драйвер можно оборудовать устройством фиксации, и будет обеспечиваться ограничение напряжения для выключения непараллельных диодов, и т.п.

Защита гарантирована даже в случае неисправности источника питания драйвера.

Концепция master-slave (ведущий-ведомый) [110]

Модификация широко известного принципа master-slave, который произведен по тиристорной технологии, также применима для динамического симметрирования напряжения (рис.3.77).

Только нижний ключ (master) оснащен полной схемой драйвера с вспомогательным источником питания и потенциально разделенным импульсным входом управления. Это основное преимущество принципа. Схема драйвера верхнего ключа (slave) состоит только из выходного каскада. Развязка между master и slave выполняется на диоде с высоким обратным напряжением. Slave включится как только потенциал его эмиттера упадет до уровня, когда сможет включиться развязывающий диод, т.е. с небольшим сдвигом во времени. Slave выключится как только закроется развязывающий диод. В принципе, можно каскадом подключить несколько slave.

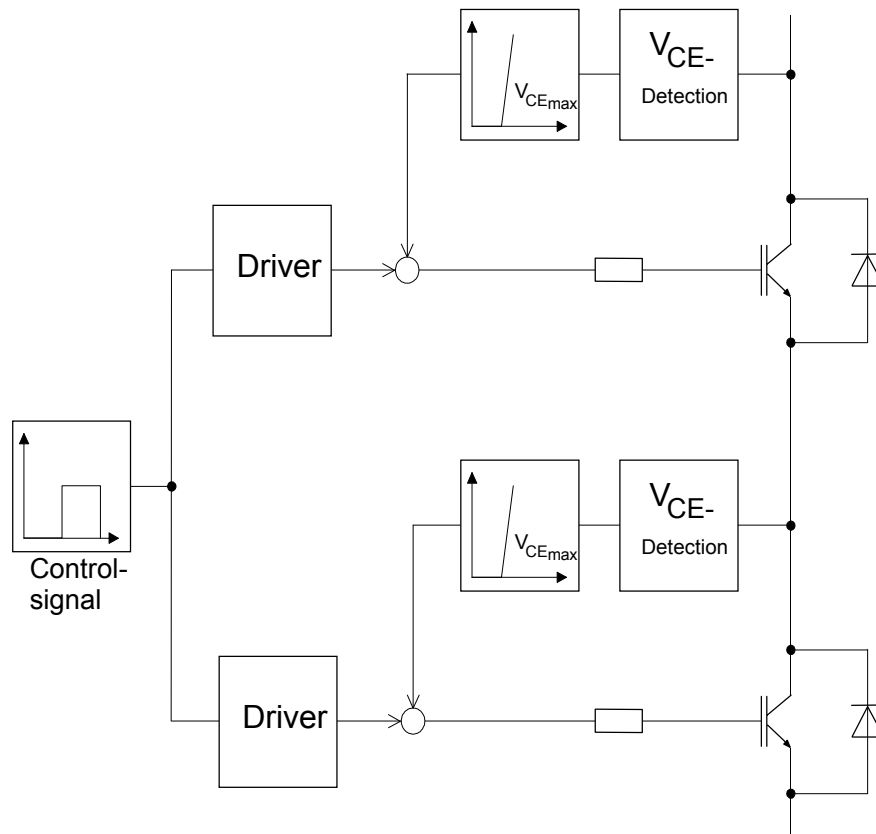


Рис.3.76. Активное ограничение напряжения / активная фиксация

Пока такая концепция способна очень хорошо улучшить симметрирование выключения, симметрирование включения будет строго ограничиваться. Поэтому, рекомендуется комбинировать master/slave и активное ограничение. Недостаток плохого симметрирования при включении можно не учитывать в ZVS устройствах [110].